

# Programmierung von Graphikkarten

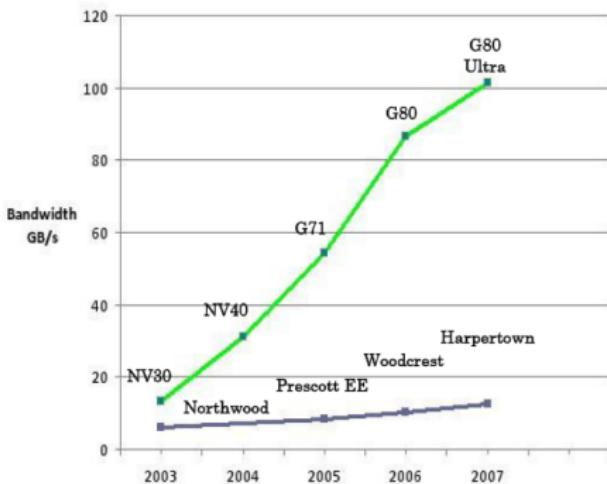
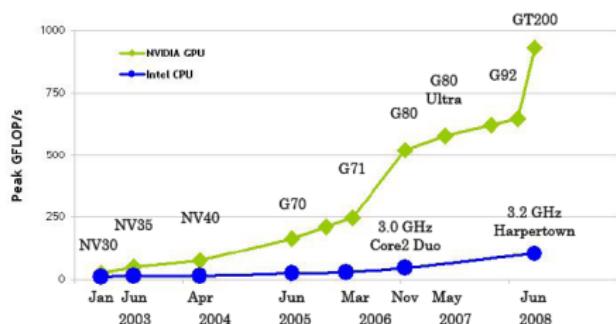
Stefan Lang

Interdisziplinäres Zentrum für Wissenschaftliches Rechnen  
Universität Heidelberg  
INF 368, Raum 532  
D-69120 Heidelberg  
phone: 06221/54-8264  
email: [Stefan.Lang@iwr.uni-heidelberg.de](mailto:Stefan.Lang@iwr.uni-heidelberg.de)

WS 13/14

# Motivation

- Entwicklung von Graphikprozessoren (GPU) ist dramatisch:



- GPUs sind hochparallele Prozessoren!
- GPGPU computing:** Verwende GPUs für paralleles Rechnen.

# GPU - CPU Vergleich

	Intel QX 9770	NVIDIA 9800 GTX
Since	Q1/2008	Q1/2008
Cores	4	$16 \times 8$
Transistors	820 Mio	754 Mio
Clock	3200 MHz	1688 MHz
Cache	$4 \times 6$ MB	$16 \times 16$ KB
Peak	102 GFlop/s	648 GFlop/s
Bandwith	128 GB/s	70.4 GB/s
Price	1200 \$	150 \$

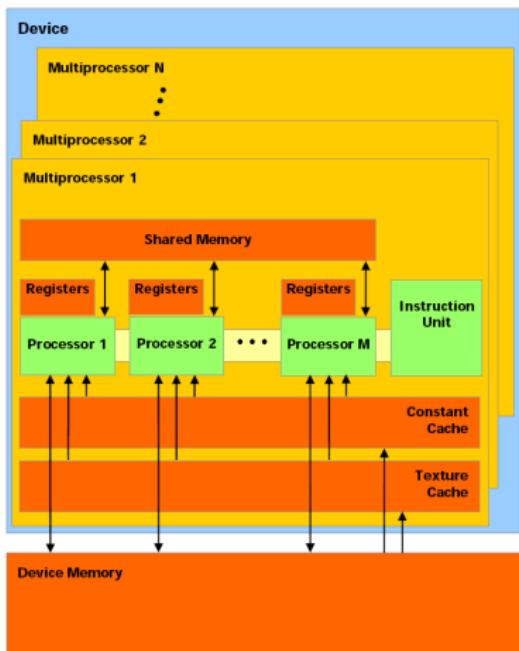
Letztes Modell GTX 280 hat  $30 \times 8$  cores und eine Peakleistung von 1 TFlop/s.

# Chiparchitektur: CPU vs. GPU



GPU weitaus mehr Transistoren für Datenverarbeitung, dafür weniger Transistoren für Cache

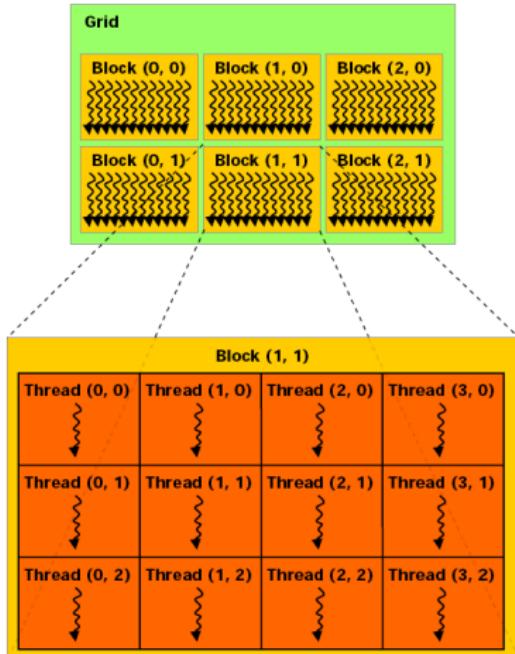
# Hardware auf einen Blick



- Ein Multiprozessor (MP) besteht aus  $M = 8$  "Prozessoren".
- MP hat eine Instruktionseinheit und 8 ALUs. Threads welche verschiedene Instruktionen ausführen werden serialisiert!
- 8192 Register pro MP, werden auf Threads zur Kompilerzeit aufgeteilt.
- 16 KB shared memory pro MP, organisiert in 16 Bänken.
- Bis zu 4GB global memory, Latenzzeit 600 Taktzyklen, Bandbreite bis zu 80 GB/s .
- Konstant- und Texturspeicher wird gecached und ist read-only.
- Graphikkarten liefern hohe Leistung bei Arithmetik mit einfacher Genauigkeit, doppelte Genauigkeit geringere Leistung.

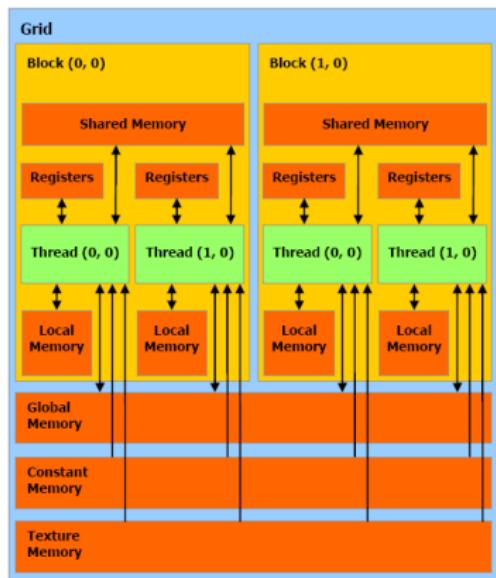
- Steht für **Compute Unified Device Architecture**
- Skalierbares Hardwaremodell mit z.B.  $4 \times 8$  Prozessoren in einem Notebook und  $30 \times 8$  Prozessoren auf einer High-End Karte.
- C/C++ Programmierumgebung mit Spracherweiterungen. Spezieller Compiler `nvcc`.
- Der auf der GPU ausführbare Code kann nur in C geschrieben sein.
- Laufzeitumgebung und verschiedene Anwendungsbibliotheken (BLAS, FFT).
- Extensive Menge von Beispielen.
- Koprozessor Architektur:
  - ▶ Einige Codeteile laufen auf der CPU die dann Code auf der GPU anstösst.
  - ▶ Daten müssen explizit zwischen CPU und GPU Speicher kopiert werden (kein direkter Zugriff).

# Programmiermodell auf einen Blick



- Parallel Threads kooperieren über gemeinsame Variablen.
- Threads sind in Blöcken von einer "wählbaren" Größe.
- Blöcke können 1-, 2- oder 3-dimensional sein.
- Blöcke sind in einem Gitter mit variable Größe organisiert.
- Gitter können 1- or 2-dimensional sein.
- # Threads ist typisch größer # cores ("hyperthreading").
- Blockgröße wird bestimmt durch HW/Problem, Gittergröße bestimmt von Problemgröße.
- Kein Overhead durch Kontextwechsel.

# Speicherhierarchie



- pro Thread
  - ▶ Register
  - ▶ Local memory (ungecachet)
- pro Block
  - ▶ Shared memory
- pro Grid
  - ▶ Global memory (ungecachet)
  - ▶ Constant memory (read-only, gecachet)
  - ▶ Texturspeicher (read-only, gecachet)

# Beispiel eines Kernel

```
1 __global__ void scale_kernel (float *, float a)
{
3     int index = blockIdx.x*blockDim.x + threadIdx.x;
    x[index] *= a;
5 }
```

- `__global__` Funktionstypbezeichner qualifiziert diese Funktion zur Ausführung auf dem Device und kann nur vom host ("kernel") aufgerufen werden.
- Built-in Variable `threadIdx` enthält Position des Threads innerhalb des Blocks.
- Built-in Variable `blockIdx` speichert Position des Blocks innerhalb des Gitters.
- Built-in variable `blockDim` liefert die Größe des Blocks.
- Built-in Variable `gridDim` enthält Dimension des Gitters
- In obigem Beispiel ist jeder Thread verantwortlich um ein Element des Vektors zu skalieren.
- Die Gesamtzahl eines Threads muß and die Größe des Vektors angepaßt werden.

# Ausführung und Leistungsaspekte

- Divergenz: Volle Leistung kann nur erreicht werden wenn alle Threads eines warps eine identische Anweisung ausführen.
- Threads werden in *warps* von 32 Threads geschedult.
- Hyperthreading: Ein MP sollte mehr als 8 Threads zu einer Zeit (empfohlene Blockgröße ist 64) ausführen, um Latenzzeit zu verdecken.
- Shared memory Zugriff benötigt 2 Taktzyklen.
- Schnellste Instruktionen sind 4 Zyklen (e.g. single precision multiply-add).
- Zugriff zum shared memory ist nur schnell falls jeder Thread auf eine andere Bank zugreift, ansonsten werden die Bankzugriffe serialisiert.
- Zugriff zum global memory kann durch Zusammenfassung des Zugriffs zu alignierten Speicherstellen beschleunigt werden. Benötigt spezielle Datentypen, z.B. `float4`.

# Synchronisation / Branching

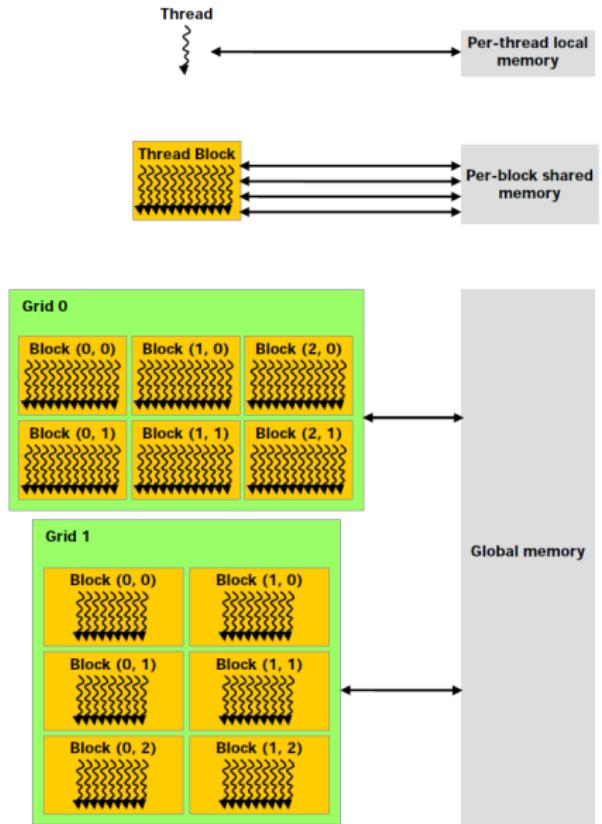
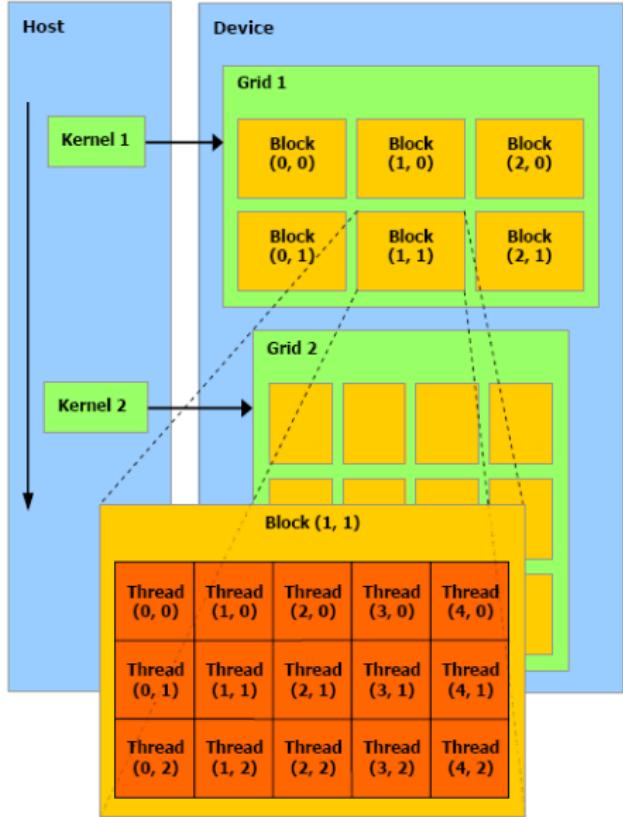
## Synchronisation

- Synchronisation mit Barriere auf Blockebene.
- keine Synchronisationsmechanismen zwischen Blöcken.
- Aber: Kernelaufrufe sind billig, können zur Synchronisation zwischen Blöcken verwendet werden.
- Atomare Operationen (nicht alle Modelle ab Compute Capability 1.1).

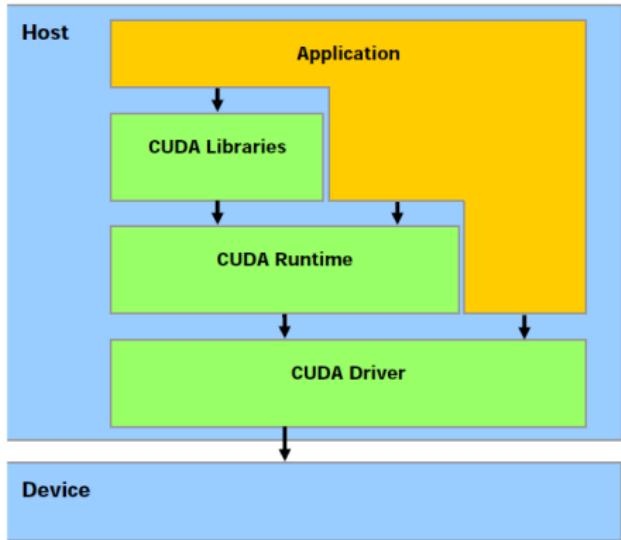
## Branching

- Jeder Streamprozessor hat seinen eigenen Programmzähler und kann individuell verzweigen.
- Aber: Verzweigungsdivergenz innerhalb eines warps (32 Threads) ist teuer, abweichende Threads werden seriell ausgeführt.
- keine Rekursion

# Ausführungsmodell



# CUDA API



- Erweiterungen zu Standard C/C++
- Laufzeitumgebung: Common, Komponenten
- Software Development Kit (CUDA SDK) mit vielen Beispielen
- CUFFT und CUBLAS Bibliotheken
- Unterstützung für Windows, Linux und Mac OS X

# CUDA Spracherweiterungen

- Funktionstyp Bezeichner
  - ▶ `__device__` auf device, aufrufbar vom device.
  - ▶ `__global__` auf device, aufrufbar vom host.
  - ▶ `__host__` auf host, aufrufbar vom host (default).
- Variabtentyp Bezeichner
  - ▶ `__device__` in global memory, Gültigkeit von App.
  - ▶ `__constant__` in constant memory, Gültigkeit von App.
  - ▶ `__shared__` in shared memory, Gültigkeit von Block.
- Direktiven zum Kernel Aufruf (siehe unten).
- Built-in variables `__gridDim__`, `__blockIdx__`, `__blockDim__`,  
`__threadIdx__`, `__warpSize__`.

# CUDA Ausführungskonfiguration

- Kernel instantiation:  
`kernelFunc <<Dg, Db, Ns>>` (arguments)
- dim3 Dg: Größe des Gitters
- $Dg.x * Dg.y = \text{Anzahl der Blöcke}$
- dim3 Db: Größe jedes Blocks
- $Db.x * Db.y * Db.z = \text{Anzahl der Threads pro Block}$
- Ns: Byteanzahl des dynamisch allokierten shared memory pro Block

# Hallo CUDA I

```
// scalar product using CUDA
2 // compile with: nvcc hello.cu -o hello

4 // includes , system
# include<stdlib.h>
6 # include<stdio.h>

8 // kernel for the scale function to be executed on device
__global__ void scale_kernel (float *x, float a)
10 {
    int index = blockIdx.x*blockDim.x + threadIdx.x;
12     x[index] *= a;
}
14
// wrapper executed on host that calls scale on device
16 // n must be a multiple of 32 !
void scale (int n, float *x, float a)
18 {
    // copy x to global memory on the device
20 float *xd;
cudaMalloc( (void**) &xd, n*sizeof(float) ); // allocate memory on device
22 cudaMemcpy(xd,x,n*sizeof(float),cudaMemcpyHostToDevice); // copy x to device

24 // determine block and grid size
dim3 dimBlock(32); // use BLOCKSIZE threads in one block
26 dim3 dimGrid(n/32); // n must be a multiple of BLOCKSIZE!

28 // call function on the device
scale_kernel<<<dimGrid,dimBlock>>>(xd,a);
30
// wait for device to finish
32 cudaThreadSynchronize();

34 // read result
cudaMemcpy(x,xd,n*sizeof(float),cudaMemcpyDeviceToHost);
36
```

# Hello CUDA II

```
38     // free memory on device
39     cudaFree(xd);
40 }
41
42 int main( int argc, char** argv)
43 {
44     const int N=1024;
45     float sum=0.0;
46     float x[N];
47     for (int i=0; i<N; i++) x[i] = 1.0*i;
48     scale(N,x,3.14);
49     for (int i=0; i<N; i++) sum += (x[i]-3.14*i)*(x[i]-3.14*i);
50     printf("%g\n",sum);
51     return 0;
52 }
```

# Skalarprodukt I

```
1 // scalar product using CUDA
// compile with: nvcc scalarproduct.cu -o scalarproduct --arch sm_11
3
4 // includes , system
5 #include<stdlib.h>
#include<stdio.h>
7 #include<math.h>
#include<sm_11_atomic_functions.h>
9
11 #define PROBLEMSIZE 1024
13 #define BLOCKSIZE 32
15
16 // integer in global device memory
17 __device__ int lock=0;
18
19 // kernel for the scalar product to be executed on device
20 __global__ void scalar_product_kernel (float *x, float *y, float *s)
{
21     extern __shared__ float ss[]; // memory allocated per block in kernel launch
22     int block = blockIdx.x;
23     int tid = threadIdx.x;
24     int index = block*BLOCKSIZE+tid;
25
26     // one thread computes one index
27     ss[tid] = x[index]*y[index];
28     __syncthreads();
29
30     // reduction for all threads in this block
31     for (unsigned int d=1; d<BLOCKSIZE; d*=2)
32     {
33         if (tid%(2*d)==0) {
34             ss[tid] += ss[tid+d];
35         }
36         __syncthreads();
37     }
38 }
```

# Skalarprodukt II

```
37 // combine results of all blocks
38 if (tid==0)
39 {
40     while (atomicExch(&lock,1)==1) ;
41     *s += ss[0];
42     atomicExch(&lock,0);
43 }
44
45 // wrapper executed on host that uses scalar product on device
46 float scalar_product (int n, float *x, float *y)
47 {
48     int size = n*sizeof(float);
49
50     // allocate x in global memory on the device
51     float *xd;
52     cudaMalloc( (void**) &xd, size ); // allocate memory on device
53     cudaMemcpy(xd,x,size,cudaMemcpyHostToDevice); // copy x to device
54     if( cudaGetLastError() != cudaSuccess)
55     {
56         fprintf(stderr,"error_in_memcpy\n");
57         exit(-1);
58     }
59
60     // allocate y in global memory on the device
61     float *yd;
62     cudaMalloc( (void**) &yd, size ); // allocate memory on device
63     cudaMemcpy(yd,y,size,cudaMemcpyHostToDevice); // copy y to device
64     if( cudaGetLastError() != cudaSuccess)
65     {
66         fprintf(stderr,"error_in_memcpy\n");
67         exit(-1);
68     }
69
70     // allocate s (the result) in global memory on the device
71     float *sd;
72     cudaMalloc( (void**) &sd, sizeof(float) ); // allocate memory on device
73 }
```

# Skalarprodukt III

```
75    float s=0.0f;
76    cudaMemcpy(sd,&s,sizeof(float),cudaMemcpyHostToDevice); // initialize sum on device
77    if( cudaGetLastError() != cudaSuccess)
78    {
79        fprintf(stderr,"error_in_memcpy\n");
80        exit(-1);
81    }
82
83    // determine block and grid size
84    dim3 dimBlock(BLOCKSIZE); // use BLOCKSIZE threads in one block
85    dim3 dimGrid(n/BLOCKSIZE); // n is a multiple of BLOCKSIZE
86
87    // call function on the device
88    scalar_product_kernel<<<dimGrid,dimBlock,BLOCKSIZE*sizeof(float)>>>(xd,yd,sd);
89
90    // wait for device to finish
91    cudaThreadSynchronize();
92    if( cudaGetLastError() != cudaSuccess)
93    {
94        fprintf(stderr,"error_in_kernel_execution\n");
95        exit(-1);
96    }
97
98    // read result
99    cudaMemcpy(&s,sd,sizeof(float),cudaMemcpyDeviceToHost);
100   if( cudaGetLastError() != cudaSuccess)
101   {
102       fprintf(stderr,"error_in_memcpy\n");
103       exit(-1);
104   }
105
106   // free memory on device
107   cudaFree(xd);
108   cudaFree(yd);
109   cudaFree(sd);
110
111   // return result
```

# Skalarprodukt IV

```
11     return s;
}
13
14 int main( int argc, char** argv)
15 {
16     float x[PROBLEMSIZE], y[PROBLEMSIZE];
17     float s;
18     for (int i=0; i<PROBLEMSIZE; i++) x[i] = y[i] = sqrt(2.0f);
19     s = scalar_product(PROBLEMSIZE,x,y);
20     printf("result_of_scalar_product_is_%f\n",s);
21     return 0;
}
```

**Bemerkung:** Dies ist nicht die effizienteste Version. Siehe das CUDA Tutorial für eine Version welche die volle Speicherbandbreite nutzt